

型号:

(R) 64020-200-2ADMDFS-A

规格说明

文档编号: 56A18641E

一款数字频率合成器 OEM 模块, 具备模拟与数字调制输入, 并提供 2 W 射频输出。当型号指定为 R64020-200-2ADMDFS-A 时, 所交付的设备将按照欧盟指令 2002/95/EC (限制有害物质使用, RoHS) 的要求进行生产与符合性设计。

参数

带宽:

时钟频率:

频率步进:

频率建立时间:

输出功率:

谐波失真:

模拟调制

数字调制:

上升 / 下降时间:

消光比:

参考输出:

电源规格:

绝对最大额定值

环境温度:

射频输出:

电源电压:

输入 / 输出接口:

+28 V / +3.3 V / GND:

调制输入:

参考输出:

射频输出:

“频率选择”控制接口:

外形尺寸图

规格

典型 20 – 200 MHz

1000 MHz

< 1 Hz (30 位输入控制)

最大 250 ns

典型 2 W

二次谐波最大 -20 dBc; 三次谐波最大 -15 dBc

0 ~ +1 V (50 Ω 输入), +1 V 对应全射频输出功率

TTL 电平控制

TTL 高电平 = 全功率输出

TTL 低电平 = 最小射频输出功率

无信号输入 = 全功率输出 (内部上拉)

20 ns

数字调制 ≥ 30 dB; 模拟调制 ≥ 40 dB

来自未调制状态下合成器输出的参考信号, 额定输出功率: +0

dBm

+28 V DC @ 最大 1 A

+3.3 V DC @ 最大 1 A

40 $^{\circ}$ C

无直流反馈

30 V DC

3.5 V DC

滤波馈通端子

SMC 公头

SMC 公头

SMA 母头

TTL 30 位二进制频率控制字、数字调制输入、复位信号及锁存控制输入, 通过 37 针 D-Sub 连接器实现 (引脚定义见第2页)

图号: 53D3887

64020-200-2ADMDFS-A

"频率选择" 引脚定义
37 针 D-Sub 公头连接器

<u>PIN</u>			<u>PIN</u>		
1	FS ₀	LSB	20	FS ₁	
2	FS ₂		21	FS ₃	
3	FS ₄		22	FS ₅	
4	FS ₆		23	FS ₇	
5	FS ₈		24	FS ₉	
6	FS ₁₀		25	FS ₁₁	
7	FS ₁₂		26	FS ₁₃	
8	FS ₁₄		27	FS ₁₅	
9	FS ₁₆		28	FS ₁₇	
10	FS ₁₈		29	FS ₁₉	
11	FS ₂₀		30	FS ₂₁	
12	FS ₂₂		31	FS ₂₃	
13	FS ₂₄		32	FS ₂₅	
14	FS ₂₆		33	FS ₂₇	
15	FS ₂₈		34	FS ₂₉	MSB
16	锁存		35	数字调制输入（高电平有效）	
17	主复位（高电平有效）		36	未连接	
18	未连接		37	未连接	
19	接地				

控制字 $K_{10} = \frac{F_{OUT(Hz)}(2^{31})}{F_{OSC(Hz)}} \text{ (十进制表示)}$

控制字计算

输出频率与步进大小是时钟频率以及“频率选择”数据的函数关系。输出频率可通过以下公式计算：

$$f_{\text{out}} = \frac{(f_c)(k_{10})}{2^n}$$

其中: f_c = 时钟频率 (Hz)
 k_{10} = 输入控制字 (十进制表示)
 $n = 31$ * (见下方说明)

最小输出频率及最小步进为:

$$f_{\text{min}} = \frac{f_c}{2^n}$$

频率设置示例:

时钟频率 = 1000×10^6 Hz

目标输出频率 = 30.00×10^6 Hz

$$K_{10} = \frac{f_{\text{OUT}}(\text{Hz})(2^{31})}{f_{\text{OSC}}(\text{Hz})}$$

$$K_{10} = \frac{30 \times 10^6 (2^{31})}{(1000 \times 10^6)}$$

K_{10} 64424509.44 将

K_{10} 转换为十六进制:

√ - MSB √ - LSB

$K_{\text{HEX}} = 3D70A3D$

→

03D70A3D

-用于面板“HEX”开关设置

注意: 驱动器前面板开关为 LSB → MSB (从右到左)

将 K_{HEX} 转换为二进制

√ LSB - pin1

$K_B = 000011110101110000101000111101$

用于背板“FREQUENCY SELECT” 37针 D-Sub 输入

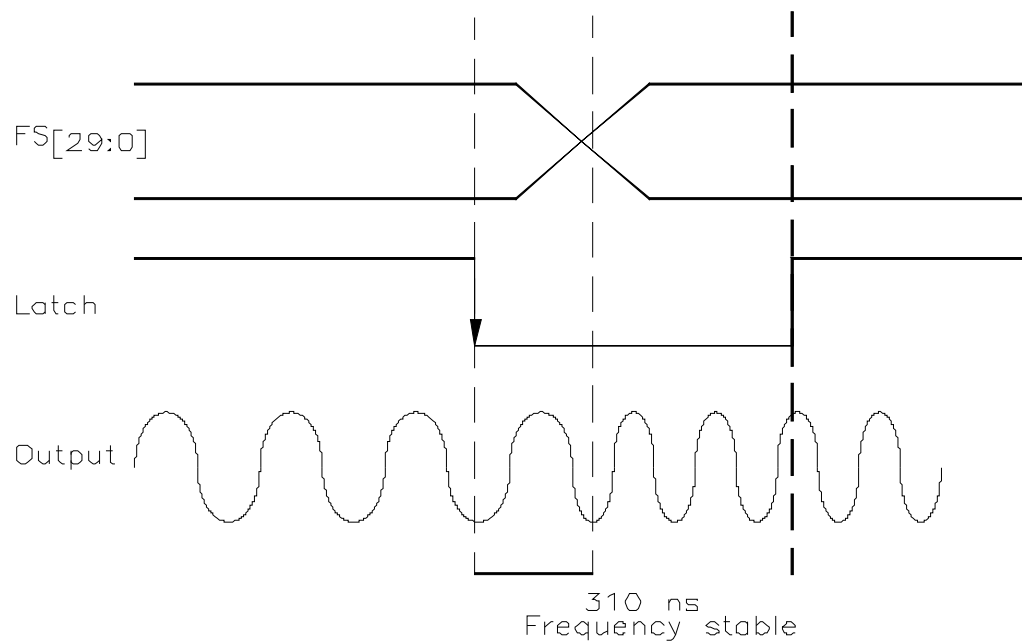
上述 4 位用于补全 30 位控制字, 构成完整频率设置字。

*注: 本系统仅使用 30 位用于设置驱动器的输出频率。芯片内部累加器为 31 位, 因此在计算中应使用 2^{31} 以保证精度。

**LATCH 功能 (引脚 16) **为 TTL 兼容输入, 用于向驱动器加载新的频率信息。当 **LATCH 引脚信号由高电平跳变至低电平 (下降沿触发) **时, 频率数据被写入并生效。

主复位为 TTL 高电平有效输入。当引脚 17 施加 TTL 高电平时, 累加器被清零, 即无频率输出。该引脚通过 1 kΩ 电阻下拉至低电平。

To generate a single frequency, apply the binary frequency word to the FS input, A falling edge on the LATCH input will then load the data and change the frequency.



To generate a frequency chirp, set the starting frequency as above and then apply the delta word to the FS input. A falling edge on DLATCH will then load the delta frequency word and initiate the chirp. The chirp will stop and output will return to starting value on a rising edge.

